

一种高增益低噪声 5.25GHz Gilbert 混频器的设计

段吉海, 雷耀勇, 徐卫林

(桂林电子科技大学 信息与通信学院, 广西 桂林 541004)

摘 要: 基于 Gilbert 单元, 本文采用 0.18 μm CMOS 工艺设计了一个工作在 5.25GHz 的高增益、低噪声下变频双平衡混频器。该混频器采用电流注入技术以减少流经开关管和负载的电流, 缓解电压裕度和功耗的限制。采用谐振电感抑制寄生电容的充放电, 减小流入寄生电容的电流, 从而降低闪烁噪声。在跨导管的源极接入电感, 形成负反馈电路, 从而提高了电路的线性度。基于 0.18 μm CMOS 工艺与 1.8V 电源电压的后仿真表明, 下变频混频器具有良好的 250MHz 中频输出特性, 电路匹配良好, 测试得到的转换增益为 22.65dB, 输入三阶交调点为 -7.66dBm, 在中频 250MHz 处的单边带噪声系数为 5.58dB, 整个电路的功耗为 8.64mW。

关键词: 双平衡混频器; 转换增益; 噪声系数; 线性度

中图分类号: TN432

文献标识码: A

文章编号: 1000-7180(2013)09-0133-04

Design of 5.25 GHz Gilbert Mixer with High Gain and Low Noise

DUAN Ji-hai, LEI Yao-yong, XU Wei-lin

(Academy of Information and Communication, Guilin University of Electronic Technology, Guilin 541004, China)

Abstract: Based on Gilbert unit, this paper uses a 0.18 μm CMOS process to design a high gain, low noise down-conversion double balanced mixer which works in 5.25GHz. In order to reduce the current through the switch transistor and load, and to remit the limit of voltage margin and consumption, a current injection technology is used in this mixer; A resonant inductance is used to restrain the charging and discharging of the parasitic capacitance to reduce the current which inflows the parasitic capacitance, so as to reduce flicker noise; an inductance inserted on the source of transconductance to is form a negative feedback circuit and to improve the circuit's linearity. Base on 0.18 μm CMOS process and 1.8V supply voltage, the post simulation results show that, the mixer has a good output characteristics in 250 MHz intermediate frequency and a good circuit matching, the test gets a conversion gain of 22.65dB, IIP3 of 7.66dBm, and SSB noise is 5.58dB in intermediate frequency 250MHz. The power consumption of the circuit is 8.64mW.

Key words: double balanced mixer; conversion gain; noise figure; linearity

1 引言

随着射频无线通信技术的广泛应用和迅速发展, RFIC 已成为 IC 设计中被普遍关注和大量研究的课题。混频器作为射频无线通信系统的核心模块, 它的性能直接影响整个收发机系统的性能。其中混频器的噪声性能对收发机系统灵敏度的影响尤为显著。双平衡吉尔伯特混频器作为目前研究和应用最

广泛的混频器结构, 相对于其他结构而言, 可以有效地抑制本振信号的馈通和跨导管的偶次失真^[1-2]。

噪声系数是设计混频器的一个重要指标, 但是很多 5GHz 以上的混频器, 噪声性能都不太理想^[3-5]。针对这个问题, 本设计提出一种改善噪声系数的方法, 即在电流注入型混频器基础上, 增加谐振电感, 解决由开关管源极寄生电容充放电引起的噪声。本文具体分析了混频器的噪声来源, 通过对电路的优化和仿真, 结果表明: 混频器不仅有高增益 22.

收稿日期: 2012-11-08; 修回日期: 2012-12-14

基金项目: 国家自然科学基金(61161003, 61264001, 61166004); 桂林电子科技大学博士基金(UF11006Y)

65dB, 而且噪声性能良好, 噪声系数为 5.583dB.

2 射频 CMOS 混频器的大信号分析模型

图 1(a)和(b)描述了广泛应用于混频器设计的双平衡和单平衡结构单元. 它由跨导级、开关级和负载级这三部分组成: NM1 和 NM2 为跨导级, 将输入的射频放大并且将电压信号转变为电流信号, NM3~NM6 为开关级, 本振信号通过开关管对互导管形成的电流信号进行开关调制实现混频, 最后流过开关级的电流通过负载级转换成电压信号输出.

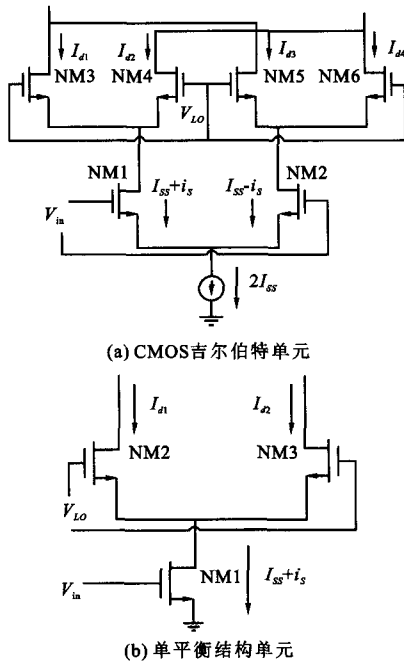


图 1 开关混频器中的有源模块

为了更准确地分析射频 CMOS 混频器的模型, 短沟道器件的 I-V 特性采用式(1)表示^[6]:

$$I_D = W v_{sat} C_{ox} \frac{(V_{GS} - V_{TH})^2}{V_{GS} - V_{TH} + LE_{sat}} \quad (1)$$

其中, W 和 L 是晶体管沟道的宽度和长度, C_{ox} 是栅氧化层电容, v_{sat} 是饱和的速度, E_{sat} 是饱和电场. 使用式(1)可以得到直流偏置电流 I_{DQ} 与短沟道晶体管跨导的关系式如式(2)所示:

$$g_m = \frac{2I_{DQ}}{V_{GS} - V_{TH}} \left[\frac{(V_{GS} - V_{TH})/2 + LE_{sat}}{V_{GS} - V_{TH} + LE_{sat}} \right] \quad (2)$$

因为输入到开关晶体管的本振信号是周期性信号, 因此 NM2 和 NM3 的偏置工作点也是周期性变化的, 单平衡混频器的输出电流如图 1(b) 所示, I_O 是本振信号电压 V_{LO} 和尾电流 $I_{SS} + i_s$ 的函数, 因此有:

$$\begin{aligned} I_O &= I_{D1} - I_{D2} = F(V_{LO}, I_{SS} + i_s) \\ &= F(V_{LO}, I_{SS}) + \frac{\partial F(V_{LO}, I_{SS})}{\partial (I_{SS} + i_s)} i_s \end{aligned} \quad (3)$$

3 混频器噪声分析

3.1 场效应管中的高频噪声

MOSFET 可以等效成一定大小的电阻, 因此在电路中会产生热噪声. 如图 2 所示, 在射频集成电路中, 长沟道器件经常被使用到. 在这种情况下, 源极和漏极阻抗可以忽略不计, 而栅极阻抗是不能忽略的, 它等效成一个 RC 电路, 栅极阻抗分布式的影响在噪声模型中可以用一个等于栅极阻抗的集总电阻 $1/3$ 大小的电阻来表示. 欧姆多晶硅电阻产生的热噪声表示如下:

$$\overline{V_{n_g}^2} = 4kT \frac{r_g}{3} \quad (4)$$

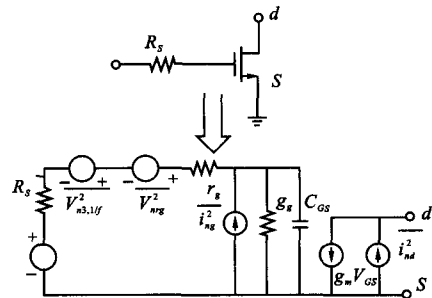


图 2 MOS 管的等效噪声模型

此外, MOSFET 中沟道产生的热噪声可以用漏极和栅极的电流噪声源来建模. 用一个电流噪声源表示如下:

$$\overline{i_{nd}^2} = 4kT r_g g_m \quad (5)$$

$$\overline{i_{ng}^2} = 4kT \delta g_g \quad (6)$$

$$c = \frac{\overline{i_{ng} i_{nd}^*}}{\sqrt{\overline{i_{ng}^2} \overline{i_{nd}^2}}} \quad (7)$$

其中, $g_g = \zeta(\omega^2 c_{gs}^2)/g_m$.

3.2 混频器噪声来源

吉尔伯特混频器噪声来源于负载级产生的噪声、本振开关级产生的噪声和输入跨导级产生的噪声, 而开关管的闪烁噪声对直接下变频混频器影响最大.

3.2.1 开关级产生的噪声

开关管噪声包括直接开关噪声和间接开关噪声. 直接开关噪声的产生是由于开关管的非理想工作, 本振输入信号在过零点的时候, 在开关对管的共源极上出现噪声电流脉冲; 间接开关噪声的产生是由于开关对管的共源端存在寄生电容, 噪声电压

对寄生电容进行周期性的充放电,形成噪声电流。

在吉尔伯特混频器中,由于本振输入信号的噪声是共模噪声,得到很好的抑制,从而由开关级引入的等效白噪声电压的功率谱密度为:

$$\overline{V_{n,out,sw}^2} = \left(\frac{16kTr}{g_{m,sw}} + 16kTR_{g,sw} \right) \cdot \overline{G_{SW}^2} \cdot R_L^2 \quad (8)$$

等效跨导 G_{SW} 是一个有直流分量,且频率为 $2f_{LO}$ 的函数,因此开关管等效输入噪声频谱上频率为 $2nf_{LO} \pm f_{IF}$ 处的噪声被转换到中频输出。

3.2.2 负载级产生的噪声

当负载电阻值远远小于开关级的输出阻抗时, Gilbert 混频器负载级引入的等效输出噪声电压的功率谱密度为:

$$\overline{V_{n,out,load}^2} = 4kTR_L \quad (9)$$

当 f_{IF} 较低时,负载级的闪烁噪声也会影响混频器的噪声性能。

3.2.3 跨导级产生的噪声

跨导管噪声的频率转换特性和输入信号一样,即在频率 $(2n+1)f_{LO}$ 处的噪声被转换到中频输出。其功率谱密度为:

$$\overline{V_{n,out,tran}^2} = 4kT(R_S + 2R_{g,tran} + \frac{2r}{g_m})g_m^2 \quad (10)$$

$R_{g,tran}$ 为一个跨导管的集总栅电阻,对于长沟道 MOS 管, r 系数等于 $2/3$,对于短沟道 MOS 管, r 系数更大。跨导管处于理想开关状态时,只在输出端贡献白噪声,实际情况下,因为开关晶体管的失配和寄生电容的存在,所以跨导管的闪烁噪声也会出现在输出端。

4 高增益低噪声混频器设计

图 3 为下变频混频器的电路结构,主电路采用了传统的 Gilbert 混频器双平衡结构。设计中采用了四种技术:负反馈技术、电流注入技术、采用谐振电感降低闪烁噪声技术,恒流源稳定电路工作技术。图中 NM1 和 NM2 形成跨导级,主要作用是放大射频信号并将该射频电压信号转换成电流信号; NM3—NM6 则为开关控制结构,本振信号从 LO+ 和 LO- 两个端口输入,通过控制电流相位变换实现频率转换。中频输出通过 IF+ 和 IF- 两个端口输出,电流信号通过由 R1、C1 和 R2、C2 组成的负载级转换成电压信号,它既用来调节电路的转换增益又用以实现输出端口的阻抗匹配。R3—R11 组成偏置电路,为主电路提供偏置电压。

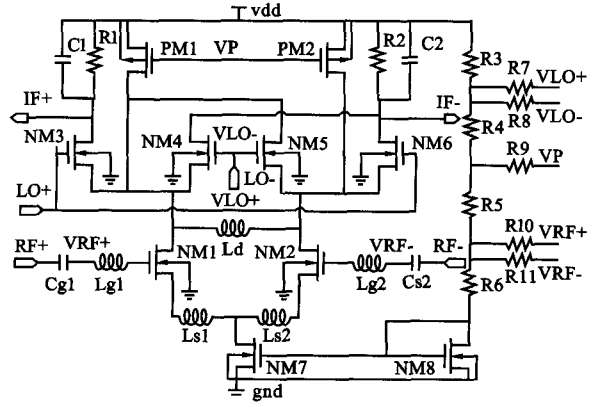


图 3 改进型的电流注入式吉尔伯特混频器

电路中 C_{g1} 、 L_{g1} 、 L_{s1} 和 C_{g2} 、 L_{g2} 、 L_{s2} 主要用于射频输入端口的阻抗匹配。同时, C_{g1} 、 C_{g2} 除了有隔直流的作用之外,还可以通过调节它们来减小匹配电感值,从而减小版图面积。通过采用 L_{s1} 、 L_{s2} 源极电感负反馈技术有利于改善电路的线性度。晶体管 NM7 和 NM8 形成电流镜结构,为电路提供稳定的偏置电流。其中, NM7 的宽长比较大,这样可以降低压降,从而改善电压裕度。

由前面的分析知道,共源端寄生电容充放电增大间接 $1/f$ 噪声。本设计中采用了电感与寄生电容谐振为本振输入频率,从而抑制寄生电容引起的充放电,减少流入寄生电容的噪声电流,降低由间接开关噪声机理产生的 $1/f$ 噪声。

类似于式(7)的推导方式,结合前面的噪声分析,通过推导,得到混频器电路单边带噪声系数为:

$$NF_{SSB} = \underbrace{\frac{\pi^2}{4} \left[\frac{1}{R_S G_{trans}^2} \left(\frac{1}{R_L} + r g_m \right) \right]}_{load} + \underbrace{\frac{2r I_{sw}}{\pi A R_S G_{trans}^2} + \frac{r}{G_{trans} R_S}}_{switch} + \underbrace{\frac{I_{sw}^2}{8kTR_S A^2 G_{trans}^2} \frac{K_f}{C_{OX} (WL)_{SW}} \frac{1}{f}}_{switch} + \underbrace{\frac{\pi^2 \mu I_{sw} K_f}{8kTR_S G_{trans}^2 L_L^2} \frac{1}{f}}_{load} \quad (11)$$

其中,参数 k 、 T 、 g_m 、 I_{sw} 、 r 分别表示波尔兹曼常量、绝对温度、负载管小信号跨导、开关对源漏偏置电流、器件热噪声系数; μ 、 A 、 L_L 、 W 、 L 分别表示迁移率、本振信号幅度、负载管沟道长度、器件的沟道宽度、沟道长度; K_f 和 C_{OX} 分别表示闪烁噪声系数和栅氧化层电容^[7]。

由式(11)得到,通过增大本振信号幅度 A 、降低

开关对的偏置电流 I_{sw} 、增大开关管的尺寸或者负载管的沟道长度可以改善混频器电路的噪声,但改变这些参数的同时,混频器其他性能也随之改变,因而,各个参数需要结合其他性能指标折中考虑。

5 版图设计与后仿真

版图设计采用对称结构布局,以此减小器件失配带来的影响。为减小射频信号和本振信号间的影响,这两种信号线分别在不同的层面和方向上。焊盘采用间距为 $150\ \mu\text{m}$ 的 GSG 型,电感片内集成,加焊盘后芯片面积为 $800\ \mu\text{m} \times 600\ \mu\text{m}$ 。

IF+、IF- 是混频器的中频输出端口,RF+、RF- 是射频输入端口,LO+、LO- 是本振输入端口,VDD 是供电电源的输入端。电路版图如图 4 所示。

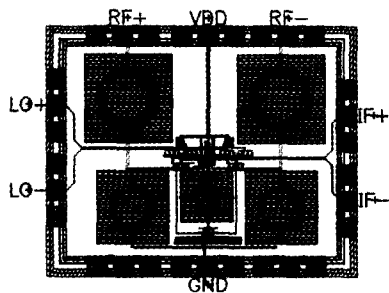


图 4 混频器芯片版图

本设计的后仿真设在常温状态下,电源电压为 1.8V ,工艺角为 SS 的情况下仿真。测试中使用巴伦为本振和射频端口提供差分信号,为方便测试仿真结果,也使用巴伦将中频差分输出信号转换为单端信号。通过仿真得到各项指标结果为:如图 5 所示,在本振功率为 -14dBm 左右时,电压转换增益达到最大值,约为 22.65dB 。如图 6 所示,在本振功率为 -14dBm 左右时,混频器的噪声性能最好,约为 5.58dB 。如图 7 所示,混频器的线性度性能,其 IIP3 为 -7.66dBm 。

表 1 本设计和已经发表论文对比

设计	频率 (GHz)	电压增益 (dB)	NF (dB)	IIP3 (dBm)	工艺
文献[3]	5.0	15	10.6	-6.3	$0.18\ \mu\text{m}$ CMOS
文献[4]	5.2	14	8.4	13	$0.18\ \mu\text{m}$ CMOS
文献[5]	5.2	10.5	16.02	14	$0.13\ \mu\text{m}$ CMOS
本文	5.25	22.65	5.58	-7.66	$0.18\ \mu\text{m}$ CMOS

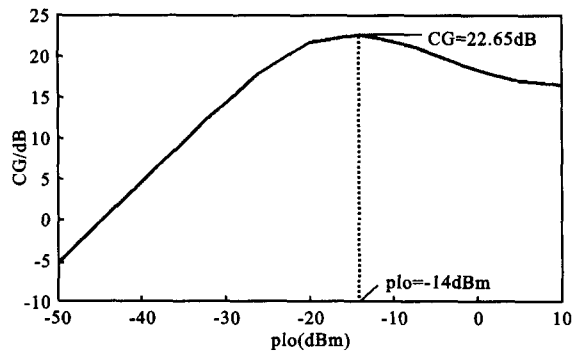


图 5 转换增益与本振信号功率的关系

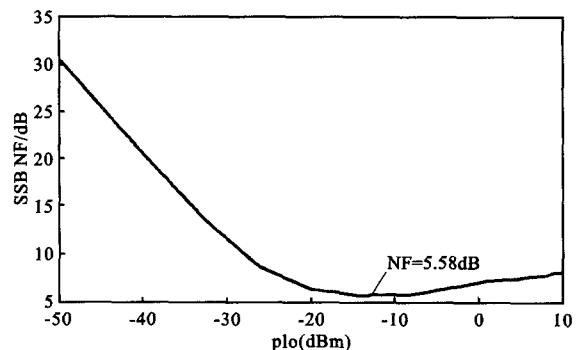


图 6 噪声系数

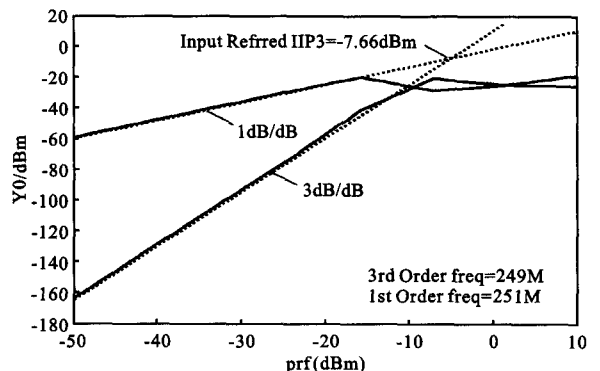


图 7 输入三阶交调点

表 1 给出了本文混频器数据和其他文献的比较。可以看出,本文设计的混频器在不损害线性度的情况下,获得了优异的增益和良好的噪声性能。

6 结束语

本设计在综合权衡混频器设计指标的基础上,通过理论分析,应用负反馈技术、电流注入技术、谐振电感降低闪烁噪声技术和恒流源稳定电路工作技术,设计了一种高增益、低噪声性能的混频器。基于 $0.18\ \mu\text{m}$ CMOS 工艺的后仿真结果表明,电路在中频输出 250MHz 处获得较高的增益和良好的噪声性能。

(下转第 140 页)

表 2 恒流驱动电路的输出电流及变化范围

工艺角	$I_{\max}$ (mA)	$I_{\min}$ (mA)	ΔI (%)
tt	44.7992	43.7646	2.3364
ff	44.5033	43.4547	2.3843
ss	45.2412	44.2529	2.2086
fs	44.747	43.815	2.1047
sf	44.9157	43.7739	2.5748

图 7 为整体电路的仿真波形. 从中可以看出, 当 SELBK 为低电平时, 输入的是 6 位的灰度数据; 当它从低电平跳变到高电平时, 电路输入 8 位灰度数据; 当锁存信号来临时, 输出 14 位的灰度数据, 这样就实现了 6+8 位的灰度等级. 还有一种为 6 位作为校正数据, 而 8 位作为灰度数据, 锁存信号来临时, 则可输出 8 位灰度数据. 这样既可以实现用 PWM 合成方式来完成 14 位的 PWM 灰度等级, 也可以 6 位作为校正数据, 只使用 8 位灰度数据, 以此来完成 6 位数据的修正.

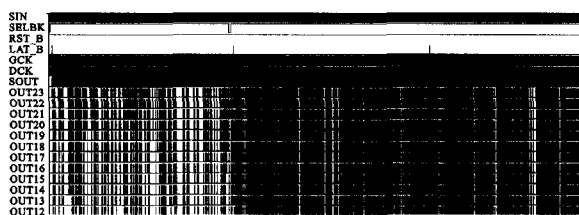


图 7 输出的 PWM 波形

4 结束语

文中结合乱序 PWM、PWM 合成以及恒流驱动

等技术, 设计了一款新型的 LED 驱动芯片. 相对于市面上的同类产品, 其具有更高的刷新率、更好的色彩均匀度、更小的色衰和更长的使用寿命. 另外, 24 通道输出可以提高芯片的利用率, 主要运用于室内大屏显示.

参考文献:

- [1] 权进国, 卢恒惠, 田道琛. 十六路 LED 恒流驱动芯片, 中国集成电路, 2009, 18(11): 15-25.
- [2] Yi Wang, Mingkun Gao, Donghui Guo, Design of 16-bits constant-current LED driver[C]// Proceeding of the international lonference on Anti-Counterfeiting Security and Identification in Communication. [s. l.]: IEEE, 2010.
- [3] 吴先用, 邹学玉. 一种 M 序列伪码发生器的产生方法, 测控技术, 2003, 22(9): 56-58.
- [4] 胡思静, 冯勇建. 一种恒流输出大屏幕 LED 驱动 CMOS 芯片的电路设计, 电子测试, 2009(6): 17-24.

作者简介:

赵 肃 男, (1986-), 研究生. 研究方向为数模混合集成电路的研究与设计.

王卫东 男, (1956-), 教授, 中国通信学会高级会员. 研究方向为电子电路与系统的教学与研究工作.

何志毅 男, (1965-), 教授, 博士. 研究方向为发光器件和计算机图形.

(上接第 136 页)

参考文献:

- [1] 李智群, 王志功. 射频集成电路与系统[M]. 北京: 科学出版社, 2008.
- [2] 池保勇, 余志平, 石秉学. CMOS 射频集成电路分析与设计[M]. 北京: 清华大学出版社, 2006.
- [3] Kanaya H, Koga N, Pokharel RK, et al. A low flicker, low leakage direct conversion CMOS mixer for 5 GHz applications[C]// Proc Asia Pacific Microwave Conference (APMC). [s. l.]: IEEE, 2009: 1631-1634.
- [4] Ramesh K Pokharel, Y Yano, Abdelghany M A, et al. Design of high linearity low flicker noise 5.2 GHz down-conversion mixer for direct conversion receiver [J]. IEEE Circuits and Systems, 2010(11): 64-67.
- [5] Xu Qianlong, Lai Zongsheng, Shi Chunqi, et al. A 5.15-5.825GHz CMOS down-conversion mixer for WLAN 802.11a [J]. IEEE Wireless Communications, Networking and Mobile Computing (WiCOM), 2011(11): 1-4.
- [6] Tsividis Y. Operation and Modeling of the MOS JSolid-State Circuits[J]. IEEE Journal of solid-state circuits, 2001, 36(1): 102-109.
- [7] Guo B-Q, Wen G-J. Periodic time-varying noise in current-commutating CMOS mixer [J]. Progress Elec Res, 2011(117): 283-298.

作者简介:

段吉海 男, (1964-), 博士, 教授, 研究生导师. 研究方向为射频集成电路设计.

雷耀勇 男, (1987-), 硕士研究生. 研究方向为射频集成电路设计.